

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-164385
 (43)Date of publication of application : 07.06.2002

(51)Int.CI.

H01L 21/60

(21)Application number : 2000-357210

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 24.11.2000

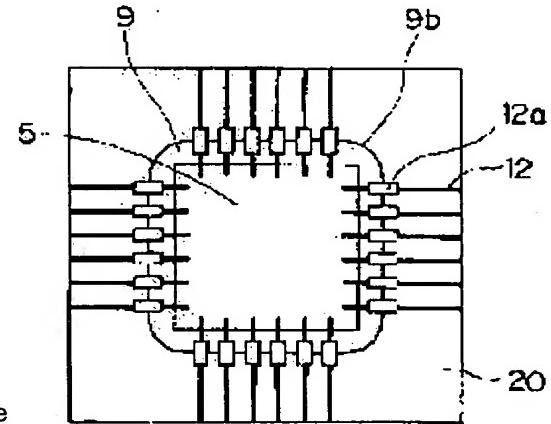
(72)Inventor : YAMADA SHIGERU
INUZUKA TADASHI

(54) MOUNTING BOARD FOR MOUNTING SEMICONDUCTOR DEVICE AND MOUNTING STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a mounting board, without bringing about cracks at a resist part of the board or a wiring part, even when thermal stress is concentrated at an end of a reinforced resin layer, and to further provide a mounting structure for mounting a semiconductor device on the board with a long lifetime.

SOLUTION: The mounting board for mounting the semiconductor device comprises a semiconductor element fixed to at least the board and a resin-encapsulating part for sealing the element. The board further comprises the wiring part, corresponding to the end of the reinforced resin layer provided between the semiconductor device and the board, so that the width and/or the thickness of the wiring is made larger than the width and/or the thickness of the wiring of another wiring part or a low elastic resin layer, provided on a surface of the board corresponding to the end of the resin layer, or the end of the part corresponding to the end of the resin layer is made to be located away from the end. The board further comprises a wiring via to enhance its resistivity with respect to thermal stress. The mounting structure using the mounting board is provided.



LEGAL STATUS

[Date of request for examination] 28.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3497464

[Date of registration] 28.11.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)	(12)公開特許公報 (A)	(11)特許出願公開番号 特開2002-164385 (P2002-164385A) (43)公開日 平成14年6月7日(2002.6.7)
(51)InCl: H01L 21/60	識別記号 3111	F1 H01L 21/60 311S 5F044 アートドット(参考)

[特許請求の範囲]

[請求項1] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であって、レジスト部と配線部を有し、前記半導体装置を実装する際前記半導体装置と実装基板の間に設けられる補強樹脂層の端部に相当する配線部の幅および/または厚さを他の配線部の幅および/または厚さより大きくすることを特徴とする半導体装置を実装する実装基板。

[請求項2] 実装基板の表面の、前記幅および/または厚さを大きくした配線部に相当する部分に、補強樹脂層の位置を制御する凹部または堰部を形成することを特徴とする請求項1に記載の半導体装置を実装する実装基板。

[請求項3] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であって、レジスト部と配線部を有し、前記半導体装置と実装基板の間に設けられる補強樹脂層の端部が接觸する実装基板表面の部分に、低弾性樹脂の層を形成することを特徴とする半導体装置を実装する実装基板。

[請求項4] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であって、レジスト部と配線部を有し、前記半導体装置を実装する際前記半導体装置と実装基板の間に設けられる補強樹脂層の端部に相当する部分において、配線部を突き抜ける半導体装置を実装する実装基板であつて、配線部を突き抜ける半導体装置と実装基板の間に設けられた半導体装置を実装する実装基板。

審査請求 有 請求項の数6 OL (全6頁)

(21)出願番号 特開2000-357210(P2000-357210)	(71)出願人 0000000295 神電工業株式会社 東京都港区虎ノ門1丁目7番12号 神電気 工業株式会社内
(22)出願日 平成12年11月24日(2000.11.24)	(72)発明者 山田 茂 東京都港区虎ノ門1丁目7番12号 神電気 工業株式会社内 犬塚 忠志 東京都港区虎ノ門1丁目7番12号 神電気 工業株式会社内
	(74)代理人 100079049 弁理士 中島 勝 (外3名)
	Fターム(参考) F02D 4/00 11/11 RR18

(54) [発明の名称] 半導体装置を実装する実装基板および実装構造

(55) [要旨]

[課題] 補強樹脂層の端部に熱応力が集中した場合で、実装基板のレジスト部あるいはさらに配線部に龟裂が生じないような実装基板を提供すること、さらには、前記実装基板に半導体装置を実装した寿命の長い実装構造を提供すること。

[解決手段] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であつて、前記半導体装置と実装基板の間に設けられる補強樹脂層により補強音波された配線部の配線部の幅および/または厚さより大きくなる、あるいは、補強樹脂層に相当する実装基板表面に低弾性樹脂層を設ける、あるいは補強樹脂層端部に相当する部分の配線を端部より離ける、あるいは配線ピアを抜けることにより熱応力に対する抵抗性を高めた実装基板、およびこれを用いる実装構造。

(56) [詳細な説明]

(0001)

[発明の属する技術分野] この発明は、半導体装置を実装する実装基板および前記実装基板に半導体装置を実装した実装構造に関するものである。

(0002)

[従来の技術] 従来、半導体装置を基板、いわゆる実装

基板に実装するには、半導体装置を実装基板(マザーベース)に位置合わせをして重ねて固定し、その後前記半導体装置と実装基板の間の隙間に樹脂を含浸させて補強・固定を行つてある。前記実装構造として、たとえば表面実装型アライ端子半導体装置を、BGA(Ball Grid Array)基板に実装した実装構造を例にして説明する。図8(A)中、1.0は表面実装型エアリレイ端子半導体装置を、2.0は実装基板を、9.0は補強樹脂層をそれぞれ示す。表面実装型エアリレイ端子半導体装置は外部端子として金属端子(Ball)6が形成されている。また、実装基板2.0は配線部1.1とレジスト部1.4を有する。

[図8(A)] 前記エアリレイ端子半導体装置1.0の金属端子6と実装基板2.0の配線は、互いに所定の位置に接合され、リフロー等により固定され、その後補強樹脂層が半導体装置1.0と半導体装置2.0の間に含浸され、補強樹脂層9が形成され、補強される。この補強樹脂層9は周囲樹脂による熱応力および自己熟による熱応力によって、外部端子部に不具合が生ずることを防ぐために形成される。しかしながら、前記構成の半導体装置構成では、半導体端子部における熱応力が小さくすることはできるが集中し、補強樹脂層9の端部9.6(図8(B)参照)に熱応力が集中し、補強樹脂層9.6から熱が発生し、配線部が集中し、熱が発生する結果を示している。

[図8(B)] 本発明は前記問題点を克服するための問題があつた。(図8(B))は実装構造を半導体装置から見た平面図で、実装基板の配線1.2を透過した図となつており、5は樹脂封止部を9は補強樹脂層を、2.0は実装基板を示す。図8(C)は、補強樹脂層端部9.6から、実装基板2.0のレジスト部1.4に龟裂1.9が生じ、配線部1.2にまで達している状態を示している。

[図8(C)] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であつて、レジスト部と配線部を有し、前記半導体装置を実装する際前記半導体装置と実装基板の間に設けられる補強樹脂層の端部に相当する部分において、配線部にピアを設けたことを特徴とする半導体装置を実装する実装基板。

[図8(D)] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装した実装基板により補強音波された配線部の配線部の幅および/または厚さ1.1といい請求項5のいずれか1項に記載の実装基板であることを特徴とする実装構造。

[図8(E)] 発明が解決しようとする課題】本発明は前記問題点に鑑みてなされたものであり、その目的は、半導体装置を実装した場合、補強樹脂層の端部に熱応力が集中した場合でも、実装基板のレジスト部1.4にまで達していることと、さらに、前記実装基板に半導体装置を実装する際前記半導体装置と実装基板の間に設けられる補強樹脂層の端部に相当する部分において、配線部にピアを設けたことを特徴とする半導体装置を実装する実装基板。

[図8(F)] 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装する実装基板であつて、前記半導体装置と実装基板の間に設けられた半導体装置と実装基板が補強樹脂層により補強音波された配線部の配線部の幅および/または厚さ1.1といい請求項5のいずれか1項に記載の実装基板であることとを特徴とする実装構造。

[図8(G)] 発明が解決しようとする課題】本発明は前記問題点を克服するための手段】前記目的は、以下の実装基板を解消するための手段】前記目的は、以下の実装基板および実装構造を提供することにより解消される。

(1) 少なくとも基板に固定せしめた半導体装置およびこれらを封止する樹脂封止部を有する半導体装置を実装

【0014】

【発明の効果】本発明は、半導体装置と実装基板との間に設けた補強樹脂層端部に相当する部分に配線ビアを設けた実装基板を用いる実装構造の一剖面図を示す。

【図8】從来構造の実装基板および実装構造を示す図であり、図8(A)はその断面図を、図8(B)はその平面図を、図8(C)は一部断面図を示す。

【図9】配線太部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図10】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図11】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図12】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図13】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図14】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図15】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図16】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図17】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

* 【図7】補強樹脂層端部に相当する部分に配線ビアを設けた実装基板を用いる実装構造の一剖面図を示す。

【図8】從来構造の実装基板および実装構造を示す図であり、図8(A)はその断面図を、図8(B)はその平面図を、図8(C)は一部断面図を示す。

【図9】配線太部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図10】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図11】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図12】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図13】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

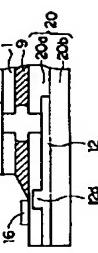
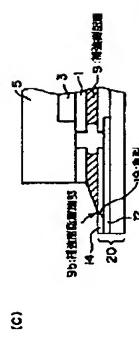
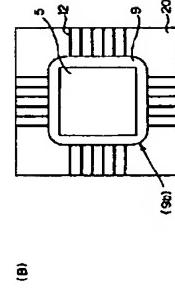
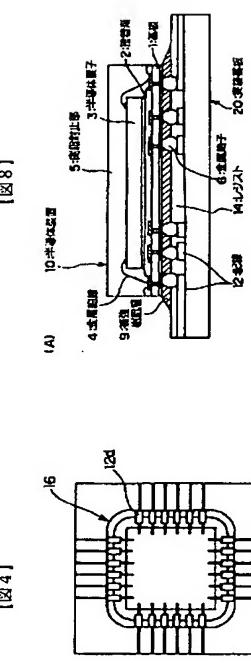
【図14】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図15】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

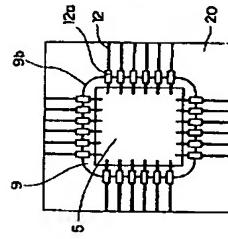
【図16】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

【図17】配線太部または配線厚部に相当する箇所に凹部を設けた実装基板を用いる実装構造の一剖面図を示す。

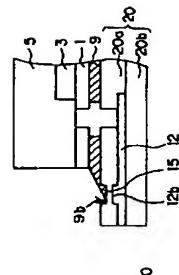
【図4】



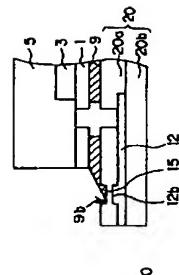
【図1】



【図2】



【図3】



【図4】

(B)

(C)

(D)

(E)

(F)

(G)

(H)

(I)

(J)

(K)

(L)

(M)

(N)

(O)

(P)

(Q)

(R)

(S)

(T)

(U)

(V)

(W)

(X)

(Y)

(Z)